

反熔丝型现场可编程门阵列单粒子锁定实验研究

田 恺¹, 曹 洲¹, 薛玉雄¹, 杨世宇¹, 周新发², 刘 群², 彭 飞²

(1. 兰州物理研究所, 真空低温技术与物理国家级重点实验室, 甘肃 兰州 730000;

2. 北京控制工程研究所, 北京 100190)

摘要: 利用单粒子效应脉冲激光和铯源模拟试验系统, 对反熔丝型 A42MX36 现场可编程门阵列进行了单粒子锁定敏感性评估试验。脉冲激光试验确定了单粒子锁定脉冲激光阈值能量及其等效重离子 LET、锁定电流等敏感参数; 铯源模拟试验确定了单粒子锁定截面。对试验中出现的由单粒子绝缘击穿和单粒子伪锁定引起的电流跃变现象进行了讨论和分析。

关键词: A42MX36 现场可编程门阵列; 电流跃变; 单粒子绝缘击穿; 单粒子伪锁定

中图分类号: TN406

文献标志码: A

文章编号: 1000-6931(2009)09-0855-05

Experimental Study on Single Event Latchup of Anti-fuse Field Programmable Gate Array

TIAN Kai¹, CAO Zhou¹, XUE Yu-xiong¹, YANG Shi-yu¹,
ZHOU Xin-fa², LIU Qun², PENG Fei²

(1. Lanzhou Institute of Physics, National Laboratory of Vacuum & Cryogenics Technology and Physics, Lanzhou 730000, China; 2. Beijing Institute of Control Engineering, Beijing 100190, China)

Abstract: Single event latchup sensitivity evaluation tests of anti-fuse A42MX36 field programmable gate array were performed using pulsed laser and ²⁵²Cf source single event effect simulation system. The sensitivity parameters such as pulsed laser threshold energy as well as its equivalent heavy-ion LET and latchup current of device were determined in pulsed laser test. The latchup cross-section was obtained in ²⁵²Cf source test. The current-jump phenomena induced by single event dielectric rupture (SEDR) and pseudo single event latchup (pSEL) in test was also discussed and analyzed.

Key words: A42MX36 field programmable gate array; current jump; single event dielectric rupture; pseudo single event latchup

反熔丝型 FPGA(现场可编程门阵列)因其低功耗、高可靠性、高保密性及可重复配置等特点, 已广泛应用于空间、军事及航空等领域的数

据通信。然而, 运行于空间环境中的 FPGA 易受空间辐射环境的影响, 引发器件功能失效。空间环境中的高能带电粒子入射到反熔丝表面

时,会沿入射离子径迹产生密度极高的载流子,如果这些载流子在极短的时间内被器件敏感结收集,当电荷收集数量达一定程度时,就会诱发单粒子锁定(SEL)、单粒子绝缘击穿(SED)和单粒子伪锁定(pSEL)现象。本工作利用 $1.064\text{ }\mu\text{m}$ 的脉冲皮秒激光和铜源系统对 Actel 公司生产的 A42MX36 星用可编程门阵列(FPGA)进行单粒子锁定敏感性评估,对试验中发现的 SEDR 和 pSEL 发生的机理作初步探讨,为工程应用提供参考依据。

1 试验系统

1.1 A42MX36 试验样品

A42MX36 试验样品采用 $0.45\text{ }\mu\text{m}$ 3 层金属 CMOS 工艺,陶瓷扁方形封装(CQFP),逻辑阵列 54 000 门,属 MIL-STD-883 B 级,由逻辑模块、I/O 模块、布线资源、时钟网络、嵌入式双端口 SRAM 模块和宽解码模块组成。逻辑单元及各逻辑模块与 I/O 模块间的互连通过反熔丝技术实现。A42MX36 反熔丝采用改进型 CMOS 技术,具有低功耗、高传输信号、高可靠性等特点;反熔丝阵列采用混合加电模式,其 V_{CCA} (逻辑阵列供电电压)和 V_{CCI} (I/O 系统供电电压)均为 5.0 V 。

1.2 A42MX36 FPGA 单粒子锁定测试系统

试验系统采用一独立的 ARM 处理器,实时监测和记录 A42MX36 FPGA 芯片的工作电流,同时将记录结果通过串口下传至测试工控机,并接受工控机的控制指令,由于 A42MX36 芯片与 ARM 总线不能直接匹配应用,因此,需用 FPGA 实现两者之间的接口匹配。在进行 A42MX36 测试时,先由监测计算机中的监测软件向 ARM 处理器发送命令,ARM 处理器收到命令后进行解析,根据解析后的结果,分别对 A42MX36 内部的串口、加法器、乘法器、RAM 进行测试,并将测试结果返回 ARM,由 ARM 对数据进行编码处理后,发送至监测计算机。同时,ARM 内部的 A/D 通过 MAX471 芯片实时监测 A42MX36 的电流,并实时发送至监测计算机。监测计算机负责接收被测样片发回的测试结果,进行实时显示和记录存盘,若待测 A42MX36 芯片出现锁定,监测软件通过串口给 ARM 发送命令,控制程控电源断电。A42MX36 FPGA 单粒子锁定测试系统原理如图 1 所示。

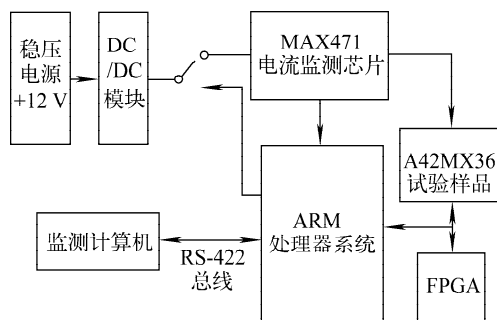


图 1 A42MX36 单粒子锁定试验原理框图

Fig. 1 Principle scheme of SEL test for A42MX36

1.3 A42MX36 FPGA 脉冲激光模拟试验系统

单粒子效应激光模拟试验系统主要由激光器系统、聚焦单元和测试测控系统等组成。皮秒激光器能够提供波长为 $1.064\text{ }\mu\text{m}$ 、脉宽为 $20\sim 30\text{ ps}$ 的脉冲激光。激光聚焦系统由显微镜、 x - y 移动平台和彩色 CCD 相机组成。聚焦后的激光束斑直径为 $1\text{ }\mu\text{m}$;程控 x - y 移动平台的移动精度为 $1.25\text{ }\mu\text{m}$,最大扫描范围为 $50\text{ mm}\times 50\text{ mm}$;CCD 相机可实现脉冲激光对 DUT 器件的精确定位和扫描,并实时采集辐照敏感单元图像。

1.4 A42MX36 FPGA 铜源模拟试验系统

铜源模拟试验系统主要利用 ^{252}Cf 同位素产生的裂变碎片来模拟重离子单粒子效应。按其半衰期计算, ^{252}Cf 源目前活度约为 5 kBq ,平均 LET 值为 $42\text{ MeV}\cdot\text{mg}^{-1}\cdot\text{cm}^{-2}$,在 Si 中射程为 $6\sim 16.5\text{ }\mu\text{m}$ 。试验系统真空度可达到 10^{-4} Pa ,DUT 移动精度为 1 mm 。

2 结果与讨论

2.1 激光模拟试验结果

A42MX36 单粒子锁定激光模拟试验采用逐行扫描的方法确定器件敏感区。敏感区确定后,调节辐照激光能量,获取发生单粒子锁定的激光阈值能量,并对该敏感区进行拍照,然后继续下一敏感区锁定参数测量。本次激光辐照试验使用 3 个 A42MX36 试验样品,每个试验样品获取 8 个以上的敏感区域及其单粒子锁定参数,试验结果列于表 1。

在脉冲激光单粒子锁定模拟试验中,3 个 A42MX36 试验样品均出现锁定现象。此外,试验样品在不同敏感区的脉冲激光辐照下,芯

表 1 A42MX36 脉冲激光单粒子锁定试验结果
Table 1 SEL experiment results for A42MX36 with pulsed laser

试验样品 编号	SEL 激光 阈值能量/nJ	激光能量等效重离子 LET/ (MeV·mg ⁻¹ ·cm ⁻²)	芯片正常工作 电流/mA	跃变电流/ mA	跃变电流 持续时间/s	锁定电流/ mA
1	89.8	30.1	58~61	67	5	934
1	98	32.8	58~61	67	6	931
1	75.7	25.4	58~61	857	2	1 414
1	11.1	4.1	58~61	934	6	1 488~1 479
1	66.3	22.2	58~64	—	—	1 417
2	11.5	4.2	64	860	3	1 395
2	57.7	19.3	58~61	—	—	1 214~1 231
2	18.5	6.8	61	—	—	1 131~1 160
2	28	9.4	58~64	—	—	1 108~1 160
2	130	43.5	64	—	—	1 169~1 189
3	13.1	4.8	58~70	—	—	1 108~1 144
3	18.1	6.7	58	—	—	1 231~1 253
3	28.9	9.7	70~74	—	—	1 040~1 076
3	22.1	7.4	77	—	—	1 224~1 237

片电流出现跃变现象。跃变电流大小有两种情况:1) 跃变电流较小,跃变后的电流为67 mA,对应的锁定电流为 931~934 mA;2) 跃变电流较大,为 860 mA,对应的锁定电流为 1 395~1 488 mA。图 2 为在 98.4 nJ 激光能量辐照下 1 号芯片监测电流随时间的变化。从图 2 可看出,芯片出现两次电流跃变,一阶跃变后的微锁电流为 124 mA,该微锁电流 45 s 后跃变到 930 mA,持续数秒后,采取断电措施。

2.2 铜源试验结果

编号为 2 的 A42MX36 试验样品在 $2.88\times 10^6\text{ cm}^{-2}$ 的注量下辐照 120 min 的单粒子锁定试验数据列于表 2。

在铜源裂变碎片辐照下,试验样品发生5次锁定,锁定截面为 $1.7\times 10^{-6}\text{ cm}^2$ 。试验过程中均出现芯片电流跃变现象。其中,第 2 次锁定现象中芯片电流出现4次跃变,最后1次跃变

后,电流由 1 562 mA 迅速增加到 1 882 mA,随即又迅速降至正常工作电流,锁定解除(图 3)。

2.3 试验结果分析

激光和铜源试验均出现单粒子锁定。单粒

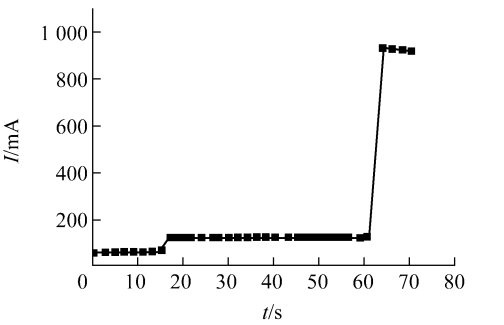


图 2 A42MX36 脉冲激光单粒子锁定试验电流随时间的变化
Fig.2 Current versus time in SEL test with pulsed-laser simulation for A42MX36

表 2 A42MX36 铜源单粒子锁定试验结果
Table 2 SEL experiment results for A42MX36 in californium source system

正常工作电流/mA	锁定次数	跃变电流/mA	跃变电流持续时间/s	锁定电流/mA	锁定持续时间/s	锁定截面/cm ²
58~61	1	200	146	1 405~1 443	33	1.7×10^{-6}
58~61	1	199	361	1 301~1 882	143	1.7×10^{-6}
61~64	1	174	87	1 156~1 985	175	1.7×10^{-6}
67~74	1	—	—	1 775~1 907	5	1.7×10^{-6}
61~64	1	190	177	1 537~1 575	12	1.7×10^{-6}

子锁定是由 CMOS 工艺中寄生的 PNP 4 层可控硅^[1](SCR)结构引起的,如图 4 所示,通常情况下,由于连接晶体管基极到 V_{dd} (PNP)或 V_{ss} (NPN)的电阻很高,寄生的双极型晶体管处于“断开”状态。当脉冲激光或重离子穿越 CMOS 敏感结时,会在衬底产生电子空穴对,这些电子空穴对被内部电场扫向 V_{cc} 和 V_{ss} 接触点,首先导致 CMOS 寄生垂直 PNP 晶体管处于正偏,并使其导通,同时在衬区形成较大的电压,该电压进一步使寄生水平 NPN 晶体管处于正偏,并使其导通,这样 SCR 正反馈结构使两寄生晶体管处于饱和工作状态,器件进入锁定状态。单粒子锁定属于单粒子硬错误,如果不能及时解除,会造成器件的永久性烧毁。解除锁定的方法是降低电压或切断电源重新供电。

然而,在激光和铜源单粒子锁定试验中,发现有电流跃变现象,尤其在铜源试验中,电流在经过 4 次跃变达到 1 882 mA 后自动恢复到正常工作电流,显然这种现象是 SEL 所无法解释的。其实,图 2 和图 3 中出现的电流跃变与试验样品的工艺结构有关。Actel MX 属于反熔丝型 FPGA,采用 PLICE(programmable-logic

interconnect circuit element)改进型 CMOS 技术^[2],将反熔丝置于 2 互联线之间,顶层和底层分别采用多晶硅和 n^+ 扩散区作为导体,中间采用 ONO(oxide-nitride-oxide)作为绝缘层,类似于三明治结构(图 5)。未编程时,ONO 电阻高达 100 M Ω 以上,反熔丝处于“常开”状态。当编程电压(约 18 V)加到其上时,反熔丝便会由高阻态变为低阻态,熔结处的典型电阻为 100~500 Ω ,绝缘体导通,实现两个金属点间的连接。处于开态的反熔丝,在受到脉冲激光或高能重离子辐射时,会在多晶硅和 n^+ 扩散区内电离出密度极高的电子空穴对,在加电情况下,这些电子空穴对被内部电场扫向金属 1 和金属 2,导致 ONO 发生 SEDR,结果是在多晶硅和 n^+ 扩散区之间形成低阻通道,金属 1(与顶层多晶硅直接相连)和金属 2(与 n^+ 区直接相连)之间形成导通电流,试验中出现的小电流跃变便是由 ONO 发生 SEDR 引起的。所有 42MX 器件分为 2 路系统供电: V_{CCA} 和 V_{CCI} 。 V_{CCA} 对内核逻辑阵列供电, V_{CCI} 对 I/O 系统供电。实验表明,发生 SEDR 时,芯片内核电流 I_{CCA} 发生持续跃变,由于所有反熔丝偏压均由 V_{CCA} 提供,因此, I_{CCA} 的跃变与 SEDR 有直接关系。伴随 I_{CCA} 跃变的同时会发生 I/O 电流 I_{CCI} 跃变, I_{CCI} 的跃变是由 V_{CCA} 供电阵列发生 SEDR 后在 V_{CCI} 供电电路中引起的感应电流。需要说明的是,反熔丝的 SEDR 导通电流比编程击穿电流小。当一个反熔丝发生 SEDR 时,熔结导通电阻 100~500 Ω ,A42MX36 反熔丝阵列供电电压 V_{CCA} 为 5.0 V,由此可估算芯片反熔丝阵列电流 I_{CCA} 的跃变电流为 10~50 mA,如果粒子撞击能覆盖几个反熔丝,则跃变电流可达数百毫安。由于 SEDR 发生在多晶硅和 n^+ 扩散区之间的 ONO 绝缘层,导通电流也较小,因此,SEDR 引起的电流跃变不会引起器件功能失效。

如果粒子能够穿透 n^+ 区到达衬底,同时电离出足够的电子空穴对,则有可能触发反熔丝绝缘层下面 CMOS 内部的 SCR 寄生结构,诱发 SEL。一旦 SCR 被触发,电源和地之间的电阻便会迅速减小,在电阻减小的过程中通常存在一伪短路^[3]点,伪短路引起器件供电电流的大幅增加而导致伪锁定^[4]现象,发生伪锁定后,电流有可能进一步增加导致深度锁定,锁定电

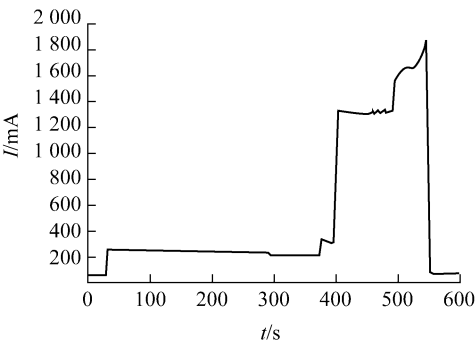


图 3 铜源模拟试验电流随时间的变化
Fig. 3 Current versus time in SEL test with californium source for A42MX36

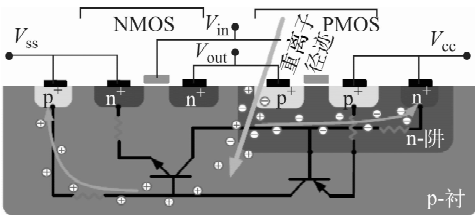


图 4 CMOS 结构中重离子诱发的单粒子锁定原理图
Fig. 4 Schematic description of SEL induced by heavy ions in CMOS structure

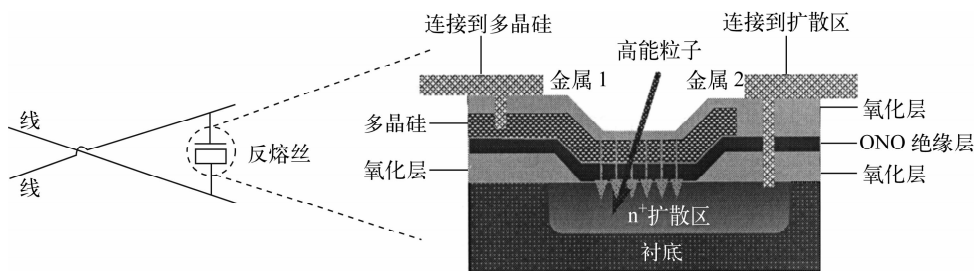


图5 A42MX36 反熔丝结构

Fig. 5 Anti-fuse structure for A42MX36

流 I_{CC} 通常为数百毫安到几安,如果锁定无法解除,则相应的反熔丝 CMOS 结构会被烧毁而使反熔丝又处于开路状态。

1.064 μm 的脉冲激光在多晶硅和 $n^+\text{Si}$ 中均可电离出电子空穴对,且在 Si 中的穿透深度可达 700 μm ^[5],1 nJ、1.064 μm 的脉冲激光能量在 Si 中产生的电子空穴对的密度可达 10^{16} cm^{-3} ^[6];ONO 绝缘介质和场氧化物对激光而言是透明的,因此,反熔丝在脉冲激光辐照下如果出现 SEDR,同时可能会诱发 SEL。根据上述分析可知,图 2 中,124 mA 的一阶跃变电流是由 SEDR 引起,而平均值为 930 mA 的二阶跃变电流属于单粒子伪锁定电流。

在铜源模拟试验中,2 号芯片在 $2.88 \times 10^6 \text{ cm}^{-2}$ 注量辐照下的第 2 次锁定现象出现 4 次电流跃变,一阶跃变电流和二阶跃变电流分别为 199 mA 和 126 mA,这两次电流跃变应是由 SEDR 引起;三阶电流跃变由 305 mA 增加到 1 321 mA,此次跃变属于单粒子伪锁定现象,之后,锁定加深,达到 1 882 mA,由于锁定未能及时解除,导致相应的反熔丝 CMOS 结构烧毁,金属 1 和金属 2 又处于开路状态,整个芯片电流又重新恢复到正常工作电流状态,但该反熔丝结构功能已损坏。2 号试验样品在辐照后的逻辑功能测试表明,部分逻辑区功能失效,这说明铜源裂变碎片撞击反熔丝后,诱发 CMOS SEL 并导致该区域发生局部烧毁,无法与相应的逻辑区连通。

3 小结

SEDR 是指高能粒子撞击反熔丝表面时引起 ONO 绝缘层介质击穿,在多晶硅和 n^+ 扩散区直接形成导电通道;pSEL 是指高能粒子深

入到反熔丝绝缘层下的 CMOS 衬底,诱发 CMOS 寄生电路发生伪短路,造成芯片电流瞬时增大。A42MX36 FPGA 对粒子锁定试验中出现的电流跃变是由 SEDR 和 pSEL 引起。试验中发现的由 SEDR 引起的跃变电流为 60~200 mA,由 pSEL 引起的跃变电流为 800~1 000 mA。SEDR 和 pSEL 虽不会像 SEL 对器件造成灾难性损伤,但会耗散大量电流,导致器件部分功能异常。另外,pSEL 属轻度锁定,若不能及时解除,则会引起 SEL,并导致反熔丝结构烧毁而失去“互连”作用。这一结果虽不会影响整个芯片的正常工作,但会由于反熔丝的烧毁而导致与之相连的逻辑区失去编程功能。

参考文献:

- [1] BRUGUIER G, PALAU J M. Single particle induced latchup[J]. IEEE Trans Nucl Sci, 1996, 43(2): 522-532.
- [2] HAMDY E, MCCOLLUM J, CHEN S, et al. Dielectric based antifused for logic and memory ICs[C]// IEDM Tech Digest. [S. l.]: IEEE, 1988: 786-789.
- [3] WILEY P D. Fault tolerant design verification through the use of laser fault injection[D]. Florida, US: University of South Florida, 2004.
- [4] SHINDOU H, KUBOYAMA S, HIRAO T, et al. Local and pseudo SELs observed in digital LSIs and their implication to SEL test method[J]. IEEE Trans Nucl Sci, 2005, 52(6): 2 638-2 641.
- [5] MELINGER J S, BUCHNER S, MCMORROW D, et al. Critical evaluation of the pulsed laser method for single event effects testing and fundamental studies[J]. IEEE Trans Nucl Sci, 1994, 41(6): 2 574-2 584.
- [6] BUCHNER S, KNUDSON A, KANG K, et al. Charge collection from focused picosecond laser pulses[J]. IEEE Trans Nucl Sci, 1988, 35(6): 1 517-1 522.