

正电子发射断层成像系统中 数字化多通道时间数字转换研究

王培林^{1,2,3}, 李道武^{1,2}, 丰宝桐^{1,2}, 帅磊^{1,2}, 孙芸华^{1,2}, 胡婷婷^{1,2},
魏书军^{1,2}, 黄先超^{1,2}, 廖燕飞^{1,2}, 柴培^{1,2}, 贞明凯^{1,2}, 章志明^{1,2}, 魏龙^{1,2}

(1. 中国科学院高能物理研究所核分析技术重点实验室, 北京 100049;

2. 北京市射线成像技术与装备工程技术研究中心, 北京 100049; 3. 中国科学院研究生院, 北京 100049)

摘要:利用现场可编程门阵列(FPGA)内部延迟链,对正电子发射断层成像(PET)系统中高精度时间数字转换(TDC)进行研究。采用粗时间和精细时间相结合的方式测量时间,粗时间利用时钟计数器实现,精细时间利用FPGA延迟链实现。测试时间测量的微分非线性和积分非线性,并在双探头PET实验平台上通过时间符合,对系统总体时间分辨进行测试。实验结果表明,TDC时间分辨达79.3 ps,微分非线性为 $-0.2 \text{ LSB}/0.2 \text{ LSB}$,积分非线性为 $-0.2 \text{ LSB}/0.3 \text{ LSB}$,双探头PET实验系统总体时间分辨达2.1 ns,可满足PET系统对时间测量的要求。

关键词:正电子发射断层成像;时间数字转换;FPGA

中图分类号:TN709

文献标志码:A

文章编号:1000-6931(2011)05-0637-04

Multi-channel Digitized Time-to-Digital Converter of Positron Emission Tomography System

WANG Pei-lin^{1,2,3}, LI Dao-wu^{1,2}, FENG Bao-tong^{1,2}, SHUAI Lei^{1,2}, SUN Yun-hua^{1,2},
HU Ting-ting^{1,2}, WEI Shu-jun^{1,2}, HUANG Xian-chao^{1,2}, LIAO Yan-fei^{1,2},
CHAI Pei^{1,2}, YUN Ming-kai^{1,2}, ZHANG Zhi-ming^{1,2}, WEI Long^{1,2}

(1. *Key Laboratory of Nuclear Analysis Techniques, Institute of High Energy Physics,*

Chinese Academy of Sciences, Beijing 100049, China;

2. *Beijing Engineering Research Center of Radiographic Techniques and Equipment, Beijing 100049, China;*

3. *Graduate University of Chinese Academy of Sciences, Beijing 100049, China)*

Abstract: High precision time-to-digital converter (TDC) in positron emission tomography (PET) system was studied with the delay chains in field-programmable-gate-array (FPGA). Time measurement includes two parts, coarse time measurement implemented by a clock-driven counter, fine time measurement by delay chains in FPGA. Differential nonlinearity (DNL) and integral nonlinearity (INL) were tested,

收稿日期:2011-01-10;修回日期:2011-02-15

基金项目:国家自然科学基金资助项目(10905066);中国科学院知识创新工程重要方向项目资助(KJ CX2-EW-N06)

作者简介:王培林(1984—),男,四川阆中人,博士研究生,物理学专业

and also, total time resolution of the double-detector PET experimental platform was measured by time coincidence. The results demonstrate that the time resolution of TDC reaches 79.3 ps, and the DNL is between -0.2 LSB and 0.2 LSB, the INL is between -0.2 LSB and 0.3 LSB, the total time resolution of the double-detector PET experimental platform reaches 2.1 ns. Performance of the TDC, implemented in FPGA, can meet the demand of time measurement in PET system.

Key words: positron emission tomography; time-to-digital converter; field-programmable-gate-array

正电子发射断层成像(PET)是一先进的核医学成像技术^[1-2],其成像过程是:将带有正电子放射性核素的药物注入生物体内,正电子与生物体内的电子发生湮灭反应产生一对反向的 γ 光子,这对光子被环绕着被测对象的探测器以符合计数的方式记录并存储下来,再通过图像重建得到放射性药物在生物体内的分布图像。PET并不直接探测正电子,而是通过对湮灭光子对的探测来获取正电子核素的位置信息,对光子到达的时间进行测量和判选,选择出同一湮灭事例的两个光子,即通过符合探测技术进行成像。由此可见,精确时间测量技术在PET中具有非常重要的作用。

高精度时间数字转换(TDC)主要有ASIC、专用TDC芯片和现场可编程门阵列(FPGA)等几种实现方式^[3-4]。由于研发成本和研发周期等原因,使得基于ASIC实现TDC的方案受到很大限制,而专用TDC芯片也存在使用不便和集成度低等问题。利用FPGA进行时间测量是一较新的时间测量方法,在满足时间测量要求的同时,还可将时间测量逻辑和FPGA内部其它信号处理逻辑无缝连接,降低系统复杂性和成本。目前,利用FPGA实现的TDC,其精度已达100 ps内,但仍处于研究阶段,尚未有实际应用。本工作通过改善FPGA内部延迟链的性能,完成利用FPGA进行高精度时间测量的实用化研究,并探讨该方案在实际PET系统中应用的可行性。

1 时间测量原理及方案

1.1 PET系统中的时间测量

PET系统的时间符合是从时间上挑出可能属于同一湮灭事例的两个光子,因而须知一段时间内被探测到的任意两个相邻事例的时间

差。通过设定一统一的时间起点,分别测量每个事例相对于这个时间起点的时间差,从而求得任意两个相邻事例的时间差。

高精度的时间测量采用粗时间和精细时间相结合的方式,粗时间决定时间测量的量程,精细时间决定时间测量的粒度和精度,如图1所示。通常选用高精度时钟信号作为时间测量的参考时钟, T_{start} 为公共起始信号, T_{stop} 为光子定时信号,光子定时信号的前沿代表事例发生的时刻,两信号时间差为:

$$T = T_c + T_{f1} - T_{f2}$$

其中: T_c 为粗时间; T_{f1} 为起始信号精细时间; T_{f2} 为光子定时信号精细时间。本研究中粗时间使用时钟计数器测得,精细时间利用FPGA延迟链进行测量。

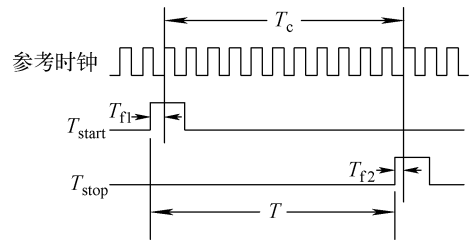


图1 时间测量示意图

Fig. 1 Diagram of time measurement

1.2 精细时间测量方法

延迟链是精细时间测量的核心,它由若干延迟单元串联而成。在FPGA中存在大量排列规则的逻辑单元,同一直线上相邻逻辑单元之间可互相连接,且每个逻辑单元对信号均有一定的延迟时间,因此,若干逻辑单元可串联成1条延迟链。理论上,在芯片内部利用延迟链进行时间测量有6种可能的电路结构,不过其中仅有1种最适合在FPGA中实现^[5]。起始

信号和定时信号的精细时间分别使用 1 条延迟链测量,在参考时钟上升沿读取延迟链的输出状态,经过编码可得到精细时间,再结合参考时钟驱动的计数器,即可测得精确总时间。时间测量的逻辑框图如图 2 所示。为尽可能保持延迟链的各单元延时均匀,减小时间测量的微分非线性,各延迟单元必须规整地排列在一直线上,按顺序首尾相连,且各单元之间的连线也应完全一致。

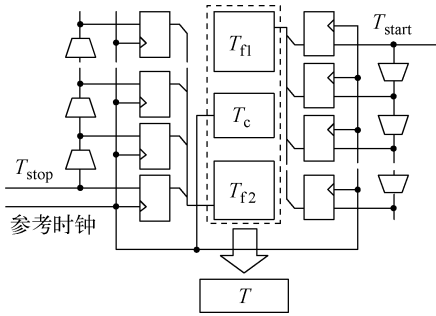


图 2 TDC 逻辑框图

Fig. 2 Logic block diagram of TDC

2 实验方案

时间测量实验主要在一双探头 PET 实验平台上进行,如图 3 所示。两个探头相对放置,分别由 4 个探测器单元叠放在一起构成,探测器单元主要包括一晶体条阵列和一光电倍增管,射线源放在两探头中间的平台上。时间微分非线性测试和时间符合测试均在该平台上进行,时间积分非线性和 TDC 时间分辨测试利用高精度脉冲发生器完成。

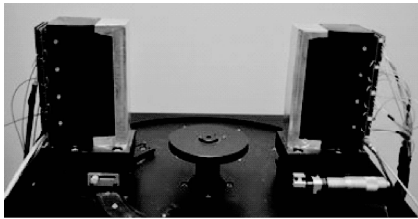


图 3 双探头实验平台

Fig. 3 Picture of double-detector

实验设计了一多功能的插件板,主要包括 ADC、FPGA、千兆网络传输等部分。在 PET 系统中,通过对事例的发生时间、位置以及能量

3 种信息进行获取,并分别进行时间符合、位置符合、能量符合等处理,挑选出属于同一湮灭事例的两个光子,利用这两个光子的信息即可重建图像。实验设计的插件板可同时处理 8 个光电倍增管输出的 32 通道模拟信号和对应的 8 通道时间信号。其中,ADC 用于对模拟信号进行模拟数字变换;FPGA 用于所有信号的逻辑处理,包括时间信息提取,ADC 输出数据的串并转换、信号基线减除、数字积分、除法运算以及对信号的能量和位置信息进行判断和查表等;PHY 用于实现千兆网络传输的底层功能,将 FPGA 处理的结果传至计算机。插件板功能框图如图 4 所示。

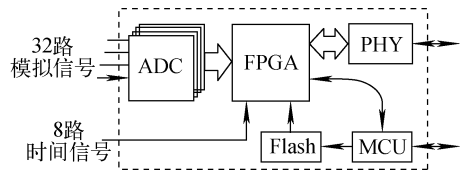


图 4 插件板功能框图

Fig. 4 Block diagram of PCB

3 结果与讨论

3.1 单通道 TDC 性能测试

使用 200 MHz 参考时钟,测得平均每个延迟单元的时间延迟约为 102 ps。时间测量的量程为 250 ns,约 2 450 个时间 bin。利用放射源产生的真实随机事例信号,测得 TDC 的微分非线性约为 $-0.2 \text{ LSB}/0.2 \text{ LSB}$ (图 5a)。利用高精度脉冲发生器产生的脉冲信号,测得 TDC 的积分非线性约为 $-0.2 \text{ LSB}/0.3 \text{ LSB}$ (图 5b)。

在 FPGA 内部,时钟通过树型时钟网络扇出到各逻辑单元,时钟源到各逻辑单元的时间延迟并不相同,这将导致精细时间测量的某些时间 bin 较大,而总时间由粗时间和精细时间构成,因此,总时间的微分非线性曲线有图 5a 所示的分布。

3.2 时间分辨测试

时间分辨测试包括 TDC 本身的时间分辨和 PET 系统时间分辨两部分,前者利用脉冲发生器测得,后者在双探头 PET 实验平台上测得。图 6a 为 TDC 的时间间隔分辨,将同一信号分成两路分别测量,得到时间间隔的分辨为 112.2 ps。

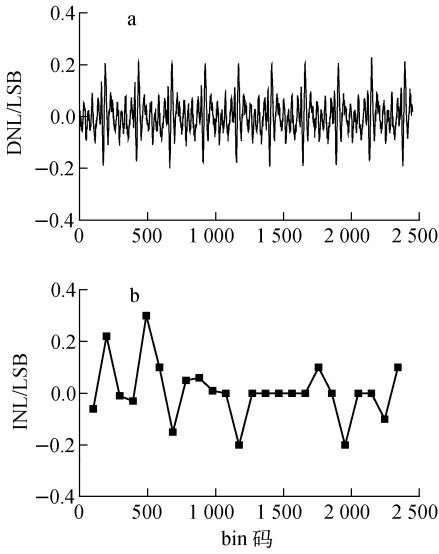


图5 TDC 微分非线性(a)和积分非线性(b)
Fig. 5 DNL (a) and INL (b) of TDC

因此, TDC 时间分辨为 $112.2 \text{ ps}/\sqrt{2}=79.3 \text{ ps}$ 。

在双探头 PET 实验平台上, 对正对的探测器单元进行了时间符合测试。同一湮灭事例对应的两个光子, 由于传播路径和处理电路的不同, 它们被探测到的时间一般也不完全相同, 但其时间差将遵循一定的分布。图 6b 所示为

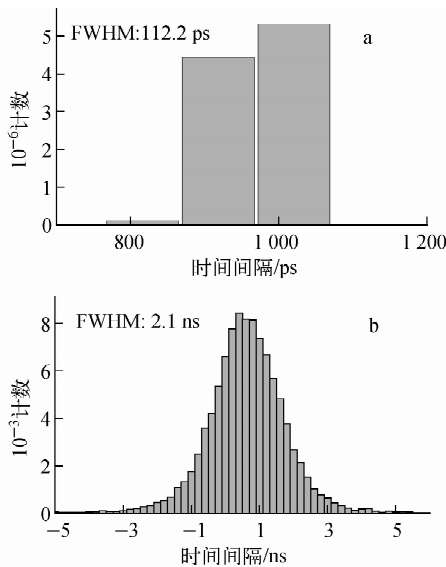


图6 时间分辨测试

Fig. 6 Time resolution test

a——TDC 时间间隔分辨测试;

b——双探头 PET 实验平台时间符合测试

同一湮灭事例产生的两个光子被探测到的时间差的分布, 其半高宽即为系统总体时间分辨, 除 TDC 外, 探测器、前端定时电路等也会对系统总体时间分辨产生影响。分别使用 0.2、0.4、0.8 ns 等不同的时间测量粒度, 测得双探头 PET 实验系统总体时间分辨为 2.1 ns。

4 结论

本工作利用 FPGA 内部延迟链, 实现了多通道的 TDC, 通过对延迟链的位置进行约束, 得到了较好的时间测量性能, TDC 时间分辨达 79.3 ps, 微分非线性为 $-0.2 \text{ LSB}/0.2 \text{ LSB}$, 积分非线性为 $-0.2 \text{ LSB}/0.3 \text{ LSB}$ 。在双探头 PET 实验平台上进行了时间符合测试, 测试结果表明, 本方案实现的 TDC 在性能和精度上均能满足 PET 系统对时间测量的要求, 是一种实用、高精度、低成本的时间测量方案。

参考文献:

- [1] RAMIREZ R A, SOONSEOK K, ZHANG Y X, et al. Ultrahigh-resolution L(Y) SO detectors using PMT-quadrant-sharing for human & animal PET cameras[J]. Nuclear Science Symposium Conference Record, 2006, 3: 1 865-1 869.
- [2] ZHANG Y X, WONG W H. PET resolution and image quality optimization study for different detector block geometries and DOI designs[J]. Nuclear Science Symposium Conference Record, 2007, 4: 2 885-2 888.
- [3] FENG Changqing, LIU Shubin, AN Qi. Electronics of BES III TOF monitor system[J]. Nuclear Science, 2010, 57(2): 463-466.
- [4] SONG Jian, AN Qi, LIU Shubin. A high-resolution time-to-digital converter implemented in field-programmable-gate-arrays[J]. Nuclear Science, 2006, 53(1): 236-241.
- [5] WU Jinyuan. On-chip processing for the wave union TDC implemented in FPGA [C] // Real Time Conference, RT'09, 16th. US: IEEE, 2009: 279-282.