

基于同轴型高纯锗探测器的 CMOS 电荷灵敏前置放大器设计

刘 峰, 何高魁, 刘海峰

(中国原子能科学研究院, 北京 102413)

摘要: 本文设计了一款多通道低噪声的电荷灵敏前置放大器, 专用于输入电容较大的同轴型高纯锗探测器。大电容探测器会带来更大的输入噪声, 为保证高能量分辨率, 对前端电子学的噪声性能提出了较高的标准。在多级放大器中, 总噪声受第一级噪声的影响最显著。因此, 输入管必须具有优异的噪声性能, 通过采用优化后的噪声模型、多次仿真迭代和特殊的版图结构得到低噪声输入管。当输入管尺寸较大时, 会产生栅极漏电流, 漏电流会改变前置放大器输出的基准位置。本文采用了一种带漏电流补偿的反馈电阻模块, 该模块消除了反馈电阻对电源、温度和工艺变化的敏感性, 同时可补偿几 μA 的泄漏电流, 且电路为自偏置, 无需外部偏压设定反馈电阻阻值。此前置放大器在 10 pF 的探测器电容下, 上升时间不超过 50 ns, 且无任何震荡现象。在低温下前置放大器展示出仅 5.6 个电子的低噪声性能, 具有 5 mV/fC 的输出转换增益和 0.15% 的线性度及 12.5 mW 的较低静态功耗。在特定的低能量辐射检测应用中, 电路性能良好。

关键词: 高纯锗探测器; 电荷灵敏前置放大器; 低噪声; 集成电路设计

中图分类号: TL821 文献标志码: A 文章编号: 1000-6931(2025)03-0717-08

doi: [10.7538/yzk.2024.youxian.0553](https://doi.org/10.7538/yzk.2024.youxian.0553)

Design of CMOS Charge-sensitive Amplifier for Coaxial High Purity Germanium Detector

LIU Zhan, HE Gaokui, LIU Haifeng
(China Institute of Atomic Energy, Beijing 102413, China)

Abstract: High purity germanium detectors play an increasingly significant role in particle physics and astrophysics, particularly in low-background radiation measurement experiments, due to their exceptional energy resolution, high detection efficiency. These detectors are especially critical in the search for rare events, such as neutrinoless double-beta decay ($0\nu\beta\beta$) and direct detection of dark matter, as they operate effectively under extremely low-background conditions. To fully leverage the advantages of HPGe detectors, a specifically tailored front-end readout system was required to minimize the contribution of electronic noise from the system itself. This noise minimization is critical to ensure that weak event signals from inside the detector are not obscured by the system's inherent noise. In this paper, the design of a multi-channel, low-noise charge-sensitive amplifier (CSA) optimized for use with coaxial HPGe detectors was proposed, particularly those with large input capacitance. Large-capacitance detectors tend to introduce significant input noise, which degrades the

overall energy resolution of the system. Therefore, higher standards are necessary for the noise performance of front-end electronics in such systems to preserve the excellent resolution that HPGe detectors can achieve. In multi-stage amplification systems, the noise performance is primarily influenced by the first amplification stage, where the noise characteristics of the input transistor play a crucial role. To address this, the input transistor was designed using an optimized noise model, iterative simulations, and a specially engineered layout structure to ensure low noise. However, larger transistor sizes can lead to gate leakage currents, which can alter the baseline of the amplifier output. To address this issue, a low-noise CSA circuit with a feedback resistor module for leakage current compensation was developed. This resistor feedback module mitigates sensitivity to power supply variations, temperature changes, and process deviations, and can compensate for leakage currents up to several micro amperes. Importantly, the circuit is self-biased, eliminating the need for external bias to adjust the feedback resistance value. The proposed amplifier demonstrated a rise time of less than 50 ns when used with a detector capacitance of 10 pF, and no oscillations were observed under these conditions. At low temperatures, the amplifier exhibits outstanding noise performance, with a noise level as low as 5.6 electrons. Additionally, it provides an output conversion gain of 5 mV/fC, a linearity deviation of only 0.15%, and a low static power consumption of 12.5 milliwatts. The performance achieved is sufficient for gamma-ray spectroscopy and pulse shape analysis using coaxial high purity germanium detectors.

Key words: high purity germanium detector; charge-sensitive amplifier; low noise; integrated circuit design

在近年来的粒子物理和天体物理研究中,高纯锗(HPGe)探测器因其出色的能量分辨率和探测效率,在低本底辐射测量实验中扮演了至关重要的角色。特别是在寻找罕见事件,如无中微子双 β 衰变、暗物质粒子直接探测等研究中,由于其能在极低本底噪声条件下工作的能力,成为实验研究的首选^[1]。要充分利用这些优势,需一种专为特定高纯锗探测器设计的前端读出系统,以最小化系统本身的电子噪声贡献,不掩盖探测器内部微弱事件的信号。为保证电路长期优于0.2%的增益稳定性和全范围内的高积分线性度,至少需80 dB的大动态范围。本文为高分辨率的高纯锗探测器设计一款低噪声前端专用集成电路(ASIC),以进一步推动低本底物理实验的研究,为未来的暗物质探测、双 β 衰变探测等领域的实验提供坚实的技术支撑^[2]。

1 设计指标

高纯锗探测器测量的信号是由微弱事件产生的电荷脉冲,通常携带的总电荷量极微小。为有效读取这些信号,需设计高增益、低噪声的前置放大电路。考虑到探测器的全耗尽电容、ASIC的

功耗、工作稳定性、漏电流补偿等,该放大器应具备以下关键性能指标:

- 1) 因高纯锗探测器自身带有一级结型场效应晶体管(JFET)放大器的独特结构,为保证负反馈电荷灵敏前置放大器(CSA)需要,设计为两级放大结构;
- 2) 为不掩盖探测器内部微弱事件的信号,前置放大器需具有较低的噪声性能,其等效噪声电子数(ENC)应小于20e⁻,增益应大于5 mV/fC,且为保证增益稳定性非线性度应小于0.2%;
- 3) 为满足后续数字电路的运算需求,CSA输出信号从10%上升到90%所需时间应小于200 ns;
- 4) 因同轴高纯锗探测器电容较大会产生更大噪声,因此需特别设计输入晶体管尺寸,让其与探测器电容能良好匹配且能接受探测器漏电流而不产生多余的并联噪声。

表1列出了直接参与分析的运算放大器规格。

2 CMOS 电荷灵敏前置放大器的原理与噪声分析

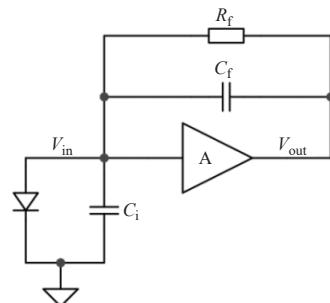
2.1 电荷灵敏前置放大器的原理

CSA工作原理如图1所示。

表1 运算放大器规格

Table 1 Operational amplifier specifications

参数	设计指标
开环增益, dB	≥80
相位裕度, (°)	≥60
电荷增益, mV/fC	5
上升时间, ns	≤200
功耗, mV	≤15
非线性度, %	≤0.2

图1 CSA工作原理
Fig. 1 CSA operating principle

C_i 为反馈电容 C_f 、探测器体电容 C_d 、耦合电容 C_p 、放大器输入电容 C_A 之和。在前置放大器的输入输出端接入 C_f 和反馈电阻 R_f 。由探测器产生的电荷 Q 在输出端产生的电压^[3]为:

$$V_0 = -\frac{A_0 Q}{(1+A_0)C_f + C_p + C_A + C_d} \quad (1)$$

其中, A_0 为开环增益, 当 A_0 足够大时有:

$$V_0 = -\frac{Q}{C_f} \quad (2)$$

因此需足够大的开环增益以保证放大器增益稳定性。

2.2 电荷灵敏前置放大器的噪声分析

1) 噪声模型

电荷灵敏前置放大器的噪声模型如图2所示, 电子学噪声可用等效并联电流噪声 i_n^2 和串联电压噪声 e_n^2 描述^[4]。

在CMOS技术中, MOSFET晶体管存在两个主要噪声源——热噪声和闪烁噪声(或 $1/f$ 噪声)。

式(3)使用基本的MOS晶体管模型和NyQuil理论给出了饱和状态下MOS漏极电流的热噪声谱密度。

$$i_d^2(f) = \frac{8}{3} kT \mu C_{ox} \frac{W}{L} (V_{GS} - V_T) = \frac{8}{3} kT g_m \quad (3)$$

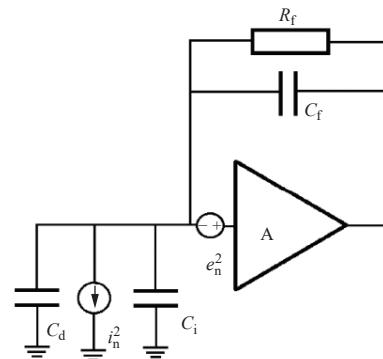


图2 CSA噪声模型

Fig. 2 CSA noise model

其中: k 为玻尔兹曼常数; T 为绝对温度; μ 为载流子迁移率; g_m 为MOSFET的跨导; W 、 L 和 C_{ox} 分别为晶体管的宽度、长度和每单位面积的栅极电容^[5]。

与通道热噪声相比, 闪烁噪声机制更为复杂。式(4)为等效输入 $1/f$ 噪声。

$$v_f^2(f) = \frac{K_F}{2\mu C_{ox}^2 WL f} = \frac{K_f}{C_{ox}^2 WL f} \quad (4)$$

除通道热噪声和闪烁噪声外, MOS晶体管还展现出由电阻性多栅极和衬底电阻引起的寄生噪声。通过设计改进, 寄生源的噪声贡献可被有效降至最低^[6]。

2) 读出CMOS前端噪声优化

探测器产生的电荷被集成到前置放大器反馈电容上, 其在CSA输出处产生幅度 Q/C_f 的电压信号。为方便电路性能比较, 通常把读出电路的噪声等效成输入电子数, 即用ENC表征电路的噪声特性^[7]。MOS管的热噪声和 $1/f$ 噪声引起的ENC由下式^[8]给出:

$$ENC_d^2 = \frac{8}{3} kT \frac{1}{g_m} \frac{C_t^2 B \left(\frac{3}{2}, n - \frac{1}{2}\right)}{q^2 4\pi\tau_s} \frac{n! e^{2n}}{n^{2n}} \quad (5)$$

$$ENC_f^2 = \frac{K_f}{C_{ox}^2 WL} \frac{C_t^2}{q^2 2n} \frac{n! e^{2n}}{n^{2n}} \quad (6)$$

其中: B 为 β 函数; τ_s 为整形器的峰值时间^[9]。总输入级电容 C_t 由式(7)给出:

$$C_t = C_p + C_d + C_f + C_{GS} + C_{GD} \quad (7)$$

C_{GS} 和 C_{GD} 分别为输入MOSFET的栅极-源极和栅极-漏极的电容^[10]。

当热噪声的ENC和闪烁噪声的ENC最小时, 输入MOS管具有最小噪声栅极宽度, 通过分别最小化式(5)和(6)的相应ENC确定最佳尺寸。如

下式:

$$W_{\text{th}} = \frac{C_d + C_f}{2C_{\text{ox}}\alpha L} \quad (8)$$

$$W_{1/f} = 3W_{\text{th}} \quad (9)$$

其中, $\alpha = 1 + 9X_j/4L$, X_j 为冶金结深度。基于上述分析, 增加 C_f 和输入晶体管的跨导有利于优化 CSA 块中的噪声。

CSA 输入噪声实际上是由探测器电容、峰值时间以及输入 MOS 类型和尺寸决定的。高纯锗探测器探测的信号频率较低, 因此使用 PMOS 晶体管作为输入晶体管可帮助降低 $1/f$ 噪声, 同时增加输入晶体管跨导以最小化噪声。增大 C_f 、 R_F 虽可降低噪声, 但会致复位时间延长, 从而影响计数率, 在设计时需根据实际计数率的要求调整 C_f 、 R_F 作为权衡。

3 电路结构

3.1 整体电路

高纯锗探测器的前置放大器整体结构如图 3 所示, 由外部低噪声硅 JFET(结型场效应晶体管)、外部反馈网络以及沿负反馈回路用作低噪声运算放大器的 ASIC 组成。

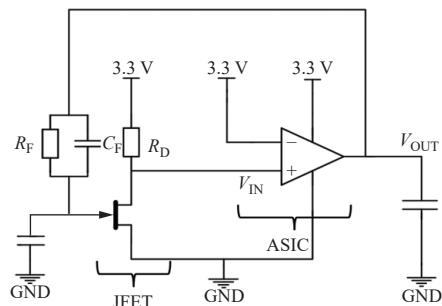


图 3 CSA 整体结构
Fig. 3 Overall structure of CSA

集成放大器增益路径如图 4 所示, 根据以上分析, 该核心运算放大器采用单输入、单输出结构, 采用 PMOS 晶体管作为输入晶体管。放大部分使用折叠共源共栅结构来实现^[11], 这种结构提供了高直流增益和相对较大的工作带宽, 因高纯锗探测器自身带有一级 JFET 放大器的独特结构, ASIC 部分需为两级放大结构。放大级后为输出缓冲级, 输出缓冲级可在一定程度上隔离前置放大器与后续电路的连接, 防止由于负载变化或其

他因素导致的信号失真或干扰。它还可增加输出电压范围, 增加摆幅使信号能够覆盖更广泛的电压范围, 在 1.8 V 的电源电压下输出范围为 0.2~1.65 V。

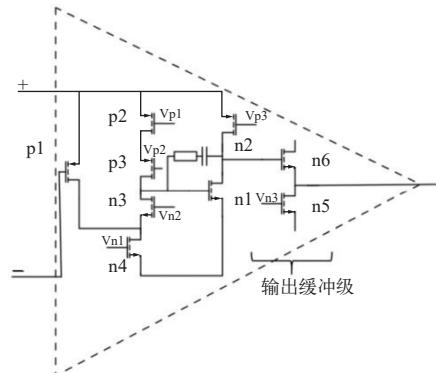


图 4 ASIC 放大器的电路结构
Fig. 4 Circuit structure of ASIC amplifier

总开环增益由上述各级的增益乘积给出:

$$A_0 = G_m R_D A_1 \quad (10)$$

其中: G_m 为 JFET 的跨导; A_1 为 CMOS 放大器的开环增益, 有:

$$A_1 = g_{m1} R_{\text{out}1} g_{m2} R_{\text{out}2} \quad (11)$$

其中: g_{m1} 为折叠共源共栅放大电路输入管的跨导; $R_{\text{out}1}$ 为其输出电阻; g_{m2} 为第二级共源放大器输入管的跨导; $R_{\text{out}2}$ 为共源放大器输出电阻^[12]。

3.2 反馈电阻与漏电流补偿电路

在 CSA 工作期间, 电荷在反馈电容处积累, 导致信号堆积。因此, 需在反馈电容上并联一个大电阻, 以释放积累的电荷。另外, 在深亚微米工艺中, 栅极漏电流是一个难处理的问题。特别是同轴高纯锗探测器电容比较大, 考虑到噪声优化, CSA 的输入晶体管很大, 输入管的栅级漏电流也变得不可忽视。漏电流进入读出电路, 影响 CSA 输出端的基线位置, 从而影响增益和线性度, 同时也会带来额外的噪声。本设计采用自偏置方案使在三极管区域工作的 MOS 器件作为直流反馈元件, 同时消除了电源、温度和工艺变化对阻值的影响, 并可补偿几 μA 的泄漏电流, 如图 5 所示。非饱和区 MOS 电阻 M_f 在没有漏电流的情况下, 其电阻为:

$$R = \frac{1}{\mu C_{\text{ox}}(W/L_f)(V_{\text{GSf}} - V_{\text{TF}})} \quad (12)$$

式中: μ 为反转层迁移率; W/L 为 MOS 管的宽长

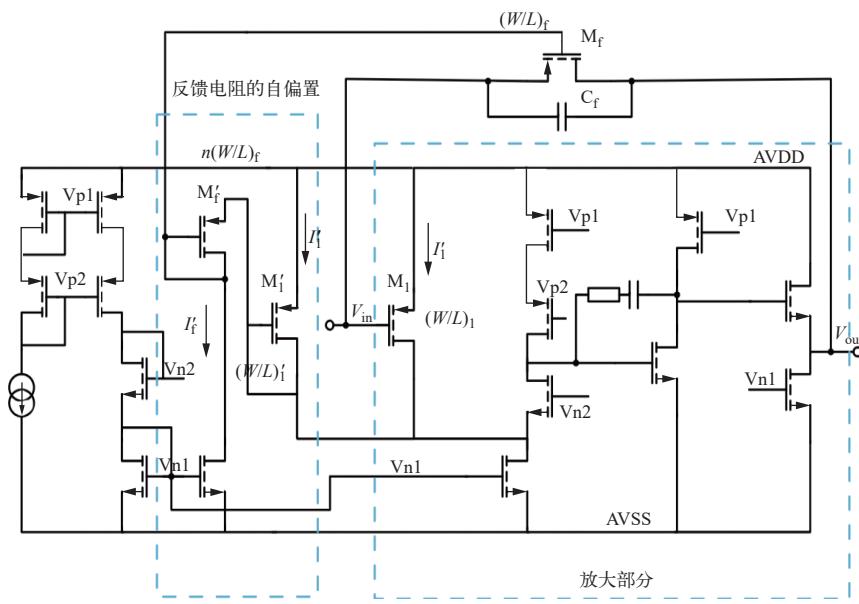


图 5 反馈电阻的电路结构

Fig. 5 Circuit structure of feedback resistance

比; $V_{GSf} - V_{Tr}$ 为栅极偏置电压。

由上式可看出, R 对 V_G 、 V_S 、 V_T 的控制电压变化很敏感^[13]。对于稳定的电阻值, 目标是保持 $V_{GSf} - V_{Tr}$ 为常量, 设计 M_1 和 M'_1 在相关尺寸和相同电流下偏置, 使得 $V'_{G1} = V_{G1}$ 。二极连接的 MOS 管 M_f 是 M_f 按比例放大版本, 其中 $(W/L)_{M'_f} = n(W/L)_{M_f}$, 两管的栅极连接在一起, M'_f 源连接到 M'_1 , 得到:

$$V'_{GSf} = V_{GSf} \quad (13)$$

$$V_{GSf} - V_{Tr} = V'_{GSf} - V'_{Tr} = \sqrt{\frac{2I_f}{\mu C_{ox} n(W/L)_f}} \quad (14)$$

代入式(12)得到:

$$R = \sqrt{\frac{n}{2I_f \mu C_{ox} (W/L)_f}} \quad (15)$$

上式得到了一个阻值与其他因素无关的稳定大电阻, 该方案 n 取 120, 电阻为 $5.3 \text{ M}\Omega$ 。

当漏电流存在时, 输出节点电压发生变化, 根据文献 [13] 分析可知, 它能调整线性区 MOS 管的等效电阻, M_f 阻值随输出节点电压的升高而减小, 从而减弱漏电流对电路的影响, 使电荷放大器的基线自动稳定。

3.3 输入管参数选定

对输入管尺寸优化前, 首先要选择输入管的类型, 考虑本前置放大器应用的探测器工作的频率不高, 需主要考虑 $1/f$ 噪声的影响。PMOS 管具有更小的 $1/f$ 噪声选用其作放大管, NMOS 做共源

共栅管, 获得更大的 g_m 提高增益^[14]。

根据前述的噪声模型, 通过探测器的输入电容计算噪声最低的 W 。固定 W 、变化 L , 不同放大管的噪声随频率变化如图 6 所示, 噪声随长度的增长而增大, 但在 10 K 后变化不明显, 综合考虑噪声和工作速度, L 定为 500 nm 。

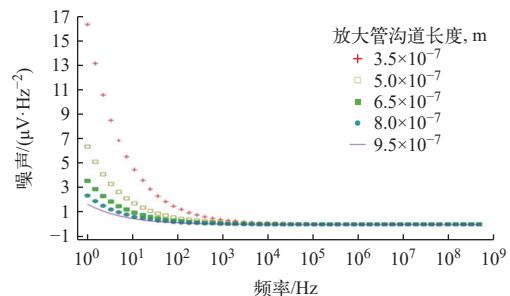


图 6 放大管沟道长度与噪声的关系

Fig. 6 Relationship between channel length and noise

4 版图及仿真结果

4.1 版图设计

版图设计过程中, 因 CSA 输入晶体管的尺寸较大, 其噪声在整个 CSA 中占 90% 以上。而版图产生的寄生电容电阻会引入额外噪声, 因此需对输入 MOS 管进行特殊设计。为减小噪声, CSA 输入管采用栅极纵横交叉结构^[15], 源级与漏极通过金属线连接, 这种连接方式不仅减小了栅极的寄生电阻, 同时缩小了源级与漏极面积, 使栅

极到源级和漏极的寄生电容缩小, CSA 的噪声性能得以优化。输入晶体管优化方案如图 7 所示。

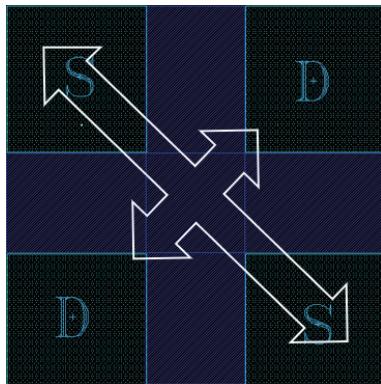


图 7 CSA 输入晶体管优化版图示意图
Fig. 7 CSA input transistor optimization layout diagram

4.2 后仿真验证

CMOS CSA 运放的增益曲线如图 8 所示, 其开环增益为 103 dB, 相位裕度 62°。增益带宽积为 406.276 MHz, 使上升时间小于 100 ns, 满足后续数字电路要求。

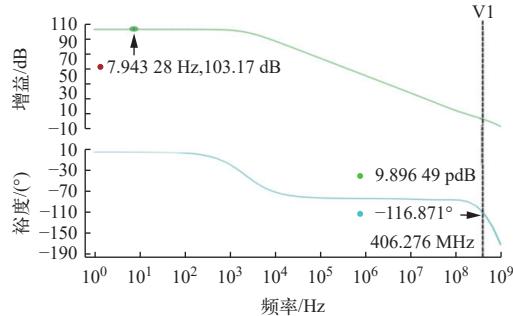


图 8 CSA 的增益和相位裕度
Fig. 8 Gain and phase margin of CSA

前置放大器的输出电压波形如图 9 所示, 反馈电容选择 0.2 pF, 使电荷放大增益为 5 mV/fC, 当输入电荷量为 1 fC 时, 输出信号的幅值为 49.08 mV, 理论计算为 50 mV, 这是由于在电荷积累过程中, 一部分电荷会通过复位模块同时放电。CSA 的上升时间为 76 ns, 满足后续数字电路的运算需求。

如图 10 所示, 当 C_d 为 10 pF、输入电荷量为 10~60 fC 时, 非线性度为 0.15%, 横坐标为输入电荷量, 纵坐标为输出信号幅值。

在输入端引入直流电流源模拟漏电流补偿的过程, 如图 11 所示, 线性区 MOS 管的等效电阻 M_f 阻值随漏电流增加而减小。

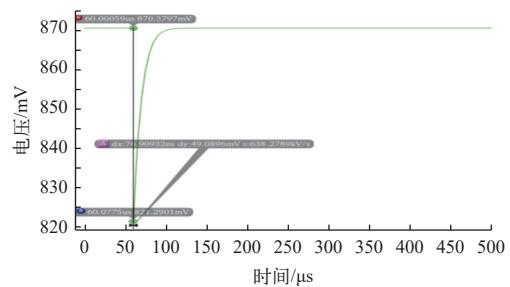


图 9 CSA 输出波形
Fig. 9 CSA output waveform

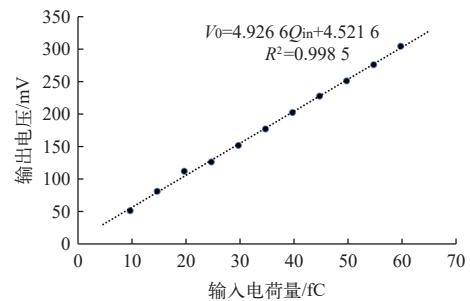


图 10 CSA 输出电压与输入电荷量的关系
Fig. 10 Relationship between output voltage of CSA and input charge

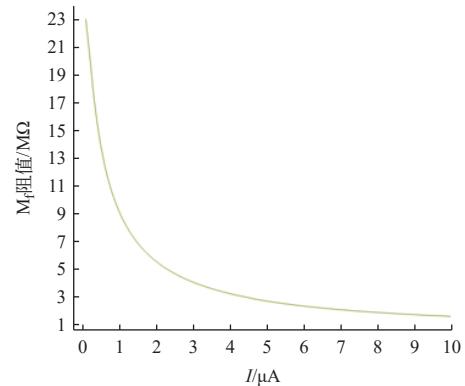


图 11 M_f 阻值随漏电流的变化
Fig. 11 M_f resistance changes with leakage current

没有 LCC 补偿的电路在 600 nA 漏电流时, 输出达到饱和, 加入 LCC 后, 由于漏电流引起的直流工作点变化有效减小, 如图 12 所示。

ENC 被定义为脉冲成形器的总输出噪声方均根电压 V_{rms} 与输入到灵敏放大器 CSA 的 1 个电子电荷在脉冲成形器输出端产生的信号幅度的比值, 是输出噪声电压除以增益, 即 $\frac{V_{op}}{V_s C_s / q}$ 。

$$ENC = \frac{V_{rms}}{qV_{op}/V_s C_s} = \frac{V_{rms} V_s C_s}{qV_{op}} \quad (16)$$

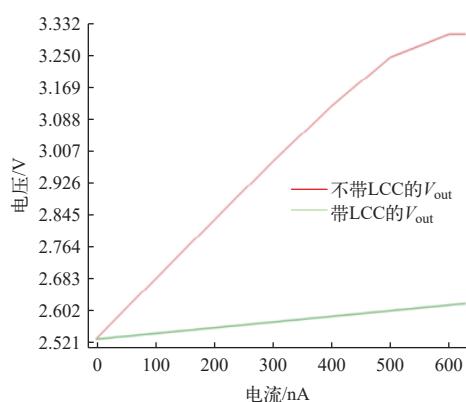
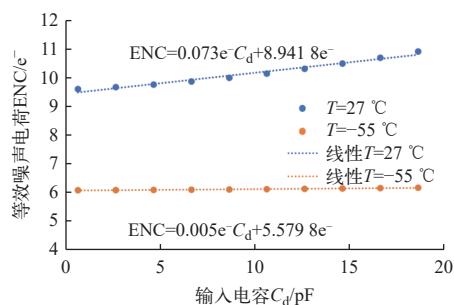


图 12 漏电流补偿模块仿真结果

Fig. 12 Simulation results of leakage current compensation module

等效噪声斜率特性曲线如图 13 所示, 在室温 27 °C、信号频率为 10 kHz($C_d=10 \text{ pF}$)时, 通过式(16)计算得出 CSA 的 ENC 为 9.5 e^- , 不同的探测器电容与噪声的关系为 $0.073 \text{ e}^- C_d + 8.941 \text{ e}^-$ 。在 -50 °C 计算得出 CSA 的 ENC 为 5.6 e^- , 不同的探测器电容与噪声的关系为 $0.005 \text{ e}^- C_d + 5.579 \text{ e}^-$ 。

图 13 等效噪声斜率特性曲线
Fig. 13 Equivalent noise slope characteristic

5 结论

基于 MOSFET 噪声理论, 采用噪声优化方法, 提出了一种改进的 CSA 电路, 该电路采用 SMIC 0.18 μm CMOS 工艺模型。电路通过噪声匹配、仿真迭代和特殊的版图结构优化了噪声性能, 并采用不受电源、衬偏和工艺影响的自偏置电阻和漏电流补偿结构。上述仿真数据表明该设计的结构性能令人满意, 可提供 103 dB 的放大(UBW=410 MHz), 5 mV/fC 的输入电荷增益-电压输出转换, 在输入电荷为 10~60 fC 时实现了 0.15% 的线性度。对于 10 pF 的检测器, -50 °C 时输出噪声 5.6 e^- , 且噪声性能以每 pF 电容 0.005 个电子的斜率增加。该前置放大器性能的进一步改进可通过

对工艺和失配变化进行蒙特卡罗模拟。

参考文献:

- [1] 马瑞刚, 竹礼华, 王治民, 等. 高纯锗探测器液氮自动补给系统研制[J]. 原子能科学技术, 2006, 40(1): 92-95.
MA Ruigang, ZHU Lihua, WANG Zhimin, et al. Development of auto-filling system of liquid nitrogen for HPGe detector array[J]. Atomic Energy Science and Technology, 2006, 40(1): 92-95(in Chinese).
- [2] 阙子昂, 郝晓勇, 杨昉东, 等. 一种高纯锗探测器: 中国, CN117607940A [P]. 2024-02-27.
- [3] WURTZ L T, WHELESS W P. Design of a high-performance, low-noise charge preamplifier[J]. IEEE Transactions on Circuits and Systems I, 1993, 40(8): 541-545.
- [4] LEE S G, LEE J W. A Q-band CMOS low-noise amplifier using a low-voltage cascode in 0.13-μm CMOS technology[J]. Microwave and Optical Technology Letters, 2011, 53(12): 2985-2988.
- [5] NOULIS T, SISKOS S, SARRABAYROUSE G. Analysis and selection criteria of BSIM4 flicker noise simulation models[J]. International Journal of Circuit Theory and Applications, 2008, 36(7): 813-823.
- [6] 李翔宇, 张琦, 孙义和. 基于深亚微米 CMOS 工艺改进的电荷放大器的噪声模型[J]. 清华大学学报(自然科学版), 2010, 50(11): 1776-1780, 1784.
LI Xiangyu, ZHANG Qi, SUN Yihe. Enhanced charge sensitive amplifier noise model based on deep submicron CMOS processing[J]. Journal of Tsinghua University (Science and Technology), 2010, 50(11): 1776-1780, 1784(in Chinese).
- [7] CHANG Z Y, SANSEN W. Effect of noise on the resolution of CMOS analog readout systems for microstrip and pixel detectors[J]. Nuclear Instruments and Methods in Physics Research A, 1991, 305(3): 553-560.
- [8] SANSEN W M C, CHANG Z Y. Limits of low noise performance of detector readout front ends in CMOS technology[J]. IEEE Transactions on Circuits and Systems, 1990, 37(11): 1375-1382.
- [9] NOULIS T, DERADONIS C, SISKOS S, et al. Programmable OTA based CMOS shaping amplifier for X-rays spectroscopy[C]//2006 Ph. D. Research in Microelectronics and Electronics. Otranto, Italy: IEEE, 2006: 173-176.
- [10] GUAZZONI C, SAMPIETRO M, FAZZI A. Detector embedded device for continuous reset of charge amplifiers: Choice between bipolar and MOS transistor[J]. Nu-

- clear Instruments and Methods in Physics Research A, 2000, 443(2/3): 447-450.
- [11] 苏杭, 封常青, 郑其斌, 等. 一种低噪声电荷灵敏前置放大器的研制[J]. 核电子学与探测技术, 2015, 35(9): 857-860, 866.
SU Hang, FENG Changqing, ZHENG Qibin, et al. A low noise charge sensitive front-end readout circuit[J]. Nuclear Electronics and Detection Technology, 2015, 35(9): 857-860, 866(in Chinese).
- [12] GRAMEGNA G, O'CONNOR P, REHAK P, et al. CMOS preamplifier for low-capacitance detectors[J]. Nuclear Instruments and Methods in Physics Research A, 1997, 390(1/2): 241-250.
- [13] JHINGAN A, KAUR G, SANEESH N, et al. HYTAR: A hybrid telescope array detection system for heavy ion nuclear reactions around Coulomb barrier[J]. Nuclear Instruments and Methods in Physics Research A, 2018, 903: 326-334.
- [14] WOLFFENBUTTEL M R, WOLFFENBUTTEL R F, REGTIEN P P L. An integrated charge amplifier for a smart tactile sensor[J]. Sensors and Actuators A, 1992, 31(1/2/3): 101-109.
- [15] SZCZYGIEL R, GRYBOS P, MAJ P. FPDR90: A low noise, fast pixel readout chip in 90 nm CMOS technology[J]. IEEE Transactions on Nuclear Science, 2011, 58(3): 1361-1369.